

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11121644
PUBLICATION DATE : 30-04-99

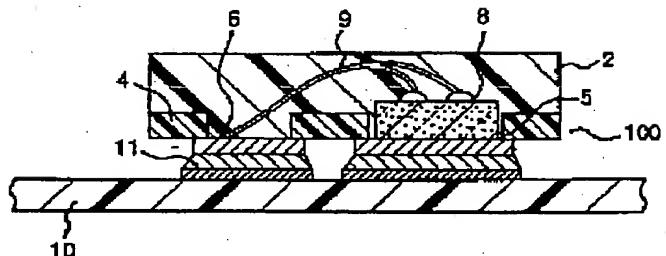
APPLICATION DATE : 09-10-97
APPLICATION NUMBER : 09277230

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : FUJIWARA TERUHISA;

INT.CL. : H01L 23/12 H01L 21/56 H01L 23/28

TITLE : DISCRETE SEMICONDUCTOR DEVICE
AND MANUFACTURE THEREOF



ABSTRACT : PROBLEM TO BE SOLVED: To make a mounting area small and high-frequency characteristics and heat radiation efficiency satisfactory, by connecting the back surfaces of a die bond pad and a wire bond pad directly to a mother board.

SOLUTION: A discrete semiconductor element 8 is fixed onto the surface of a die bond pad 5 of a single-wired substrate 1 through a back electrode. The surface electrode portion of the element 8 is connected to a wire bond pad 6 of the substrate 1 via an Au wire 9. In order to protect the element 8 and the wire 9, an epoxy sealing resin 2 is molded on the top of the substrate 1. The back surfaces of the pads 5 and 6 of a semiconductor device 100 are connected to connection electrodes on a mother board 10 by a solder 11. Since the element 8 is connected directly to the board 10 through the pads 5 and 6 this way, the heat radiation characteristic of the element 8 can be improved.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-121644

(43)公開日 平成11年(1999)4月30日

(51)Int.Cl.⁶

識別記号

F I

H 01 L 23/12

H 01 L 23/12

W

21/56

21/56

T

23/28

23/28

A

審査請求 未請求 請求項の数13 O L (全 13 頁)

(21)出願番号

特願平9-277230

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22)出願日 平成9年(1997)10月9日

(72)発明者 大平 稔

長崎県諫早市貝津町1830番地25 イサハヤ

電子株式会社内

(72)発明者 扇山 健治

長崎県諫早市貝津町1830番地25 イサハヤ

電子株式会社内

(72)発明者 藤原 黑久

長崎県諫早市貝津町1830番地25 イサハヤ

電子株式会社内

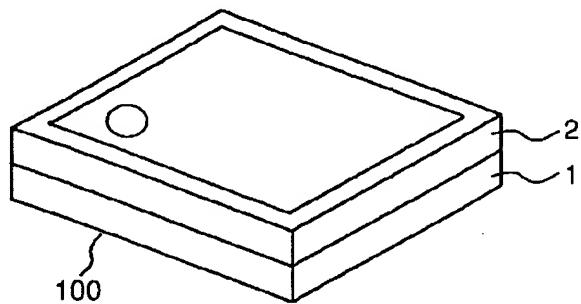
(74)代理人 弁理士 青山 茂 (外2名)

(54)【発明の名称】 個別半導体装置およびその製造方法

(57)【要約】

【課題】 個別半導体装置、特に、小信号用個別半導体装置に関し、実装面積が小さく、高周波特性に優れ、放熱効率の良好な個別半導体素子およびその製造方法を提供する。

【解決手段】 ダイボンドパッドおよびワイヤボンドパッドに個別半導体素子を実装し、かかる実装面を樹脂封止した個別半導体装置を用いることにより、かかるダイボンドパッドおよびワイヤボンドパッドの裏面を直接マザーボードに接続する。



【特許請求の範囲】

【請求項1】 所定の間隔をおいて配置されたダイボンドパッドおよびワイヤボンドパッドと、上記ダイボンドパッド上面に裏面が固定され、上記ワイヤボンドパッドと電気的に接続された電極部を有する個別半導体素子と、上記個別半導体素子を封止するように上記ダイボンドパッドおよび上記ワイヤボンドパッドの片面に設けられた封止樹脂と、からなる個別半導体装置。

【請求項2】 上記ダイボンドパッドおよび上記ワイヤボンドパッドが、絶縁性シートの裏面の所定の位置に導電性の金属板を間隔をおいて固定し、該金属板上の上記絶縁性シートを開口して形成された片面実装基板を構成するものであって、

上記封止樹脂が、上記個別半導体素子を封止するように上記片面実装基板の片面に設けられたことを特徴とする請求項1に記載の個別半導体装置。

【請求項3】 上記ダイボンドパッドおよび上記ワイヤボンドパッドが、導電性の金属板上に形成された上記封止樹脂を支持体として切断された上記金属板であって、上記封止樹脂が、上記ダイボンドパッドおよび上記ワイヤボンドパッドを上記所定の間隔で固定し、上記個別半導体素子を封止するように上記ダイボンドパッドおよび上記ワイヤボンドパッドの片面に設けられたことを特徴とする請求項1に記載の個別半導体装置。

【請求項4】 上記個別半導体素子が、その裏面に電極部を有し、上記ワイヤボンドパッドと電気的に接続されてなることを特徴とする請求項1～3のいずれかに記載の個別半導体装置。

【請求項5】 複数の上記個別半導体素子が、一体の上記封止樹脂で樹脂封止されてなることを特徴とする請求項2または3に記載の個別半導体装置。

【請求項6】 複数の上記個別半導体素子が、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドを共通として一体の上記封止樹脂で樹脂封止されてなることを特徴とする請求項3に記載の個別半導体装置。

【請求項7】 絶縁性シートの裏面の所定の位置に導電性の金属板を夫々固定するとともに該金属板上の上記絶縁性シートを開口して、複数組のダイボンドパッドとワイヤボンドパッドを形成する工程と、

上記ダイボンドパッド上面に個別半導体素子の裏面を夫々固定し、各個別半導体素子の電極部と上記ワイヤボンドパッドとを電気的に接続する実装工程と、

上記絶縁性シートの実装面を樹脂封止して上記絶縁性シート上の複数の上記個別半導体素子を一体の封止樹脂で樹脂封止する工程と、

上記封止樹脂を上記個別半導体素子の周囲で切断して各個別半導体装置に分割する分割工程とからなることを特徴とする個別半導体装置の製造方法。

【請求項8】 上記実装工程が、上記ダイボンドパッド

上に個別半導体素子の裏面電極を固定して、上記ダイボンドパッドと上記裏面電極とを電気的に接続する工程を含むことを特徴とする請求項7に記載の個別半導体装置の製造方法。

【請求項9】 上記分割工程が、複数の上記個別半導体素子を一体としてその周囲で上記封止樹脂を切断して、複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個別半導体装置に分割する工程であることを特徴とする請求項7に記載の個別半導体装置の製造方法。

【請求項10】 導電性の金属板上に、複数の個別半導体素子を裏面で固定し、各個別半導体素子の電極部と上記金属板の所定の位置とを電気的に接続する実装工程と、

上記金属板の実装面を一体の封止樹脂により樹脂封止する工程と、

上記金属板を裏面から切断して、上記金属板を間隔をおいて設けられたダイボンドパッドおよびワイヤボンドパッドとする切断工程と、

上記封止樹脂を上記個別半導体素子の周囲で切断して各個別半導体装置に分割する分割工程とからなることを特徴とする個別半導体装置の製造方法。

【請求項11】 上記実装工程が、上記金属板上に個別半導体素子の裏面電極を固定して、上記金属板と上記裏面電極とを電気的に接続する工程を含むことを特徴とする請求項10に記載の個別半導体装置の製造方法。

【請求項12】 上記分割工程が、複数の上記個別半導体素子を一体としてその周囲で上記封止樹脂を切断して、複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個別半導体装置に分割する工程であることを特徴とする請求項10に記載の個別半導体装置の製造方法。

【請求項13】 上記切断工程が、複数の上記個別半導体素子に接続された上記ダイボンドパッドおよび／または上記ワイヤボンドパッドが一体となるように上記金属板を切断する工程であり、

上記分割工程が、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドが一体となるように形成された上記個別半導体素子の周囲で上記封止樹脂を切断して、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドを共通とする複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個別半導体装置に分割する工程であることを特徴とする請求項10に記載の個別半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、個別半導体装置、特に、高周波特性、放熱性に優れた小信号用個別半導体装置に関する。

【0002】

【従来の技術】従来の個別半導体装置は、通常、図25に示すようにDIP(Dual In-linePackage)に実装して用いられる。図25(a)は樹脂封止型DIPの上面透視図、(b)は樹脂封止型DIPの側面透視図である。図中、2は封止樹脂、8は個別半導体素子、9は個別半導体素子8の電極部とインナーリード39とを接続するワイヤ、38は個別半導体素子8を固定するアーランド、39はインナーリード、40はアウターリードである。かかる樹脂モールド型DIPは、図26に示すリードフレーム41のアーランド38に、個別半導体素子8をダイボンドにより固定し、個別半導体素子8の電極部とインナーリード39とをAuワイヤ9で接続した後に、各個別半導体素子8毎に独立した金型を用いて樹脂封止を行い、最後にリードフレーム41からリードを切り離して個別半導体装置を作製していた(図27)。

【0003】

【発明が解決しようとする課題】上記個別半導体装置をマザーボードへ実装する場合、パッケージの側面から外方に設けられたアウターリード40を用いてマザーボードに接続するため実装面積が大きくなるという問題があった。また、個別半導体素子とマザーボードとはリードにより接続するために配線長が長くなり、このため個別半導体素子の高周波領域における損失が大きくなり、良好な高周波特性が得られないという問題もあった。更には、個別半導体素子は熱伝導率の小さい封止樹脂で封止されるため、放熱効率が低下し、出力の大きい個別半導体素子の搭載ができないという問題もあった。これに対し、例えば特開平8-236665号公報に示すように、ICチップにおいては、リードを用いずに、ICチップを実装した樹脂封止型半導体装置の裏面に設けたバンプを用いて、マザーボードに実装する方法が提案されている。しかし、小電力素子が用いられるICに比べて、個別半導体素子では例えばパワーMOSデバイスのような高出力素子が用いられるため、バンプからの熱伝導だけでは半導体装置からの放熱が不十分であった。また、高周波素子を用いる場合には、高周波素子の電極とかかる高周波素子が実装されるマザーボードとの距離を可能な限り短くして高周波特性を改善することが必要とされた。更に、従来の樹脂封止型の個別半導体装置の製造工程においては、半導体素子の樹脂封止は、各半導体装置毎に個別の金型を用いてかかる金型に夫々封止樹脂を注入して行っていたが、かかる方法では、半導体装置の外形寸法や形状が変更された場合にはその都度金型を新たに作製する必要が生じ、半導体装置の開発期間の短縮、開発費用の低減が困難であった。また、リードフレームを使用した場合には、リード部分以外のフレーム周辺部は不要となるため、製造コストの低減が困難であった。そこで、本発明は、個別半導体素子における上記問題点を解決するものであり、実装面積が小さく、高周波特性に優れ、放熱効率の良好な個別半導体素子およびそ

の製造方法を提供することを目的とする。

【0004】

【課題を解決するための手段】そこで発明者らは鋭意研究の結果、ダイボンドパッドおよびワイヤボンドパッドに個別半導体素子を実装し、かかる実装面を樹脂封止した個別半導体装置を用いることにより、かかるダイボンドパッドおよびワイヤボンドパッドの裏面を直接マザーボードに接続することが可能となり、上記目的を達成できることを見出し、本発明を完成した。

【0005】即ち、本発明は、所定の間隔をおいて配置されたダイボンドパッドおよびワイヤボンドパッドと、上記ダイボンドパッド上に裏面が固定され、上記ワイヤボンドパッドと電気的に接続された電極部を有する個別半導体素子と、上記個別半導体素子を封止するように上記ダイボンドパッドおよび上記ワイヤボンドパッドの片面に設けられた封止樹脂とからなる個別半導体装置である。かかる個別半導体装置では、個別半導体装置の片面が樹脂封止されず、かかる樹脂封止されていない裏面のダイボンドパッドおよびワイヤボンドパッドを用いて直接マザーボードと接続することができる。従って、第1に、従来のリードを用いて実装していた場合に比較して、個別半導体装置の裏面に接続部を有するため実装面積を小さくすることができる。また、裏面のダイボンドパッドおよびワイヤボンドパッドとマザーボードとは、半田等を用いて直接接続されるため、バンプを用いる構造に比べて実装高さも小さくすることができる。第2に、ダイボンドパッド上には個別半導体素子が直接固定されて、かかるダイボンドパッドがマザーボードに直接接続されるため、リードを介して放熱する従来の構造に比較して個別半導体素子の放熱効率を大幅に向上させることができるとなる。このため、パワーMOSデバイス等の発熱量の大きい素子の使用も可能となる。第3に、ダイボンドパッド、ワイヤボンドパッドが直接マザーボードと接続されるため、個別半導体装置とマザーボードとの接続距離が短縮でき、個別半導体装置を高周波帯域で用いる場合の高周波特性の向上も可能となる。

【0006】また、本発明は、上記ダイボンドパッドおよび上記ワイヤボンドパッドが、絶縁性シートの裏面の所定の位置に導電性の金属板を間隔をおいて固定し、該金属板上の上記絶縁性シートを開口して形成された片面実装基板を構成するものであって、上記封止樹脂が、上記個別半導体素子を封止するように上記片面実装基板の片面に設けられたことを特徴とする個別半導体装置でもある。ダイボンドパッド、ワイヤボンドパッドを絶縁シート上に形成することにより、複数の半導体装置を同時に作製することが容易になるからである。

【0007】また、本発明は、上記ダイボンドパッドおよび上記ワイヤボンドパッドが、導電性の金属板上に形成された上記封止樹脂を支持体として切断された上記金属板であって、上記封止樹脂が、上記ダイボンドパッド

および上記ワイヤボンドパッドを上記所定の間隔で固定し、上記個別半導体素子を封止するように上記ダイボンドパッドおよび上記ワイヤボンドパッドの片面に設けられたことを特徴とする個別半導体装置でもある。このように、所定の間隔において形成された金属板をダイボンドパッドおよびワイヤボンドパッドとすることにより、ワイヤボンドパッドを共有する構造等複数の半導体素子を直列、並列に接続した個別半導体装置の作製が可能となるからである。

【0008】上記個別半導体素子は、その裏面に電極部を有し、上記ワイヤボンドパッドと電気的に接続されてなることが好ましい。このように、裏面電極を有する個別半導体素子を直接、導電性のワイヤボンドパッド上に固定することにより、放熱効率の向上を図るとともに、配線の短縮も可能となるからである。尚、上記個別半導体素子は、ダイオードまたはトランジスタであることが好ましく、また、上記金属板は、導電性であり、かつ熱伝導率の高い銅からなることが好ましい。

【0009】また、本発明は、複数の上記個別半導体素子が、一体の上記封止樹脂で樹脂封止されてなる個別半導体装置でもある。

【0010】上記複数の上記個別半導体素子は、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドを共通として一体の上記封止樹脂で樹脂封止されてなるものである。これにより、個別半導体素子が、直列、並列に接続されて一体的に樹脂封止された構造の個別半導体装置を得ることができるからである。

【0011】また、本発明は、絶縁性シートの裏面の所定の位置に導電性の金属板を夫々固定するとともに該金属板上の上記絶縁性シートを開口して、複数組のダイボンドパッドとワイヤボンドパッドを形成する工程と、上記ダイボンドパッド上に個別半導体素子の裏面を夫々固定し、各個別半導体素子の電極部と上記ワイヤボンドパッドとを電気的に接続する実装工程と、上記絶縁性シートの実装面を樹脂封止して上記絶縁性シート上の複数の上記個別半導体素子を一体の封止樹脂で樹脂封止する工程と、上記封止樹脂を上記個別半導体素子の周囲で切断して各個別半導体装置に分割する分割工程とからなることを特徴とする個別半導体装置の製造方法である。かかる製造方法を用いることにより、絶縁性シート上の複数の個別半導体素子を一の金型を用いた一体の封止樹脂で樹脂封止し、これを切断して各個別半導体装置とができるため、従来方法のように各個別半導体装置毎に樹脂封止用金型を用いることが不要となる。従って、実装される個別半導体素子の寸法や形状が変わった場合には、封止樹脂の切断位置を変えるだけで、金型の変更を伴わずに封止樹脂の外形を変更することができる。これにより、個別半導体装置の開発期間の短縮、開発費用の低減が可能となり、特に多品種少量生産が必要な個別半導体装置において、その効果が大となる。また、リー

ドフレームを用いる場合のように不要なリードフレームが発生せず、製造コストの低減を図ることも可能となる。

【0012】上記実装工程は、上記ダイボンドパッド上に個別半導体素子の裏面電極を固定して、上記ダイボンドパッドと上記裏面電極とを電気的に接続する工程を含むものであっても良い。

【0013】上記分割工程は、複数の上記個別半導体素子を一体としてその周囲で上記封止樹脂を切断して、複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個別半導体装置に分割する工程であっても良い。かかる工程を用いることにより、複数の個別半導体素子が一体の封止樹脂で封止された構造を容易に製造できるからである。

【0014】また、本発明は、導電性の金属板上に、複数の個別半導体素子を裏面で固定し、各個別半導体素子の電極部と上記金属板の所定の位置とを電気的に接続する実装工程と、上記金属板の実装面を一体の封止樹脂により樹脂封止する工程と、上記金属板を裏面から切断して、上記金属板を間隔をおいて設けられたダイボンドパッドおよびワイヤボンドパッドとする切断工程と、上記封止樹脂を上記個別半導体素子の周囲で切断して各個別半導体装置に分割する分割工程とからなることを特徴とする個別半導体装置の製造方法である。かかる方法では、実装される個別半導体素子の寸法や形状が変わった場合にも、封止樹脂の切断位置を変えるだけで、封止樹脂用金型の変更を伴わずに封止樹脂の外形を変更することができるのに加えて、個別半導体素子が、直列、並列に接続されて一体的に樹脂封止された構造を有する個別半導体装置を容易に得ることができるからである。

【0015】上記実装工程は、上記金属板上に個別半導体素子の裏面電極を固定して、上記金属板と上記裏面電極とを電気的に接続する工程を含むものであっても良い。

【0016】上記分割工程は、複数の上記個別半導体素子を一体としてその周囲で上記封止樹脂を切断して、複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個別半導体装置に分割する工程であっても良い。複数の個別半導体素子が一体的に樹脂封止された構造の個別半導体装置を、封止樹脂用金型の変更を伴わずに容易に得ることができるからである。

【0017】上記切断工程が、複数の上記個別半導体素子に接続された上記ダイボンドパッドおよび／または上記ワイヤボンドパッドが一体となるように上記金属板を切断する工程であり、上記分割工程が、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドが一体となるように形成された上記個別半導体素子の周囲で上記封止樹脂を切断して、上記ダイボンドパッドおよび／または上記ワイヤボンドパッドを共通とする複数の上記個別半導体素子が一体の上記封止樹脂で樹脂封止された個

別半導体装置に分割する工程であっても良い。複数の個別半導体素子が直列、並列に接続され、かつ一體的に樹脂封止された構造の個別半導体装置を、封止樹脂用金型の変更を伴わずに容易に得ることができるからである。

【0018】

【発明の実施の形態】

実施の形態1 本発明の実施の形態1について、図面を参照しながら説明する。図1は、実施の形態1にかかる半導体装置100の斜視図であり、片面実装基板1と封止樹脂2により構成される。図2(a)は、半導体チップを搭載する前の片面実装基板1の上面図であり、図2(b)は、A-A'における断面図である。片面実装基板1には、開口部を有する絶縁性のポリイミドフィルム4により銅箔が固定され、銅箔の両面は露出した構造となり、外形寸法は1.2×1.0×0.55t(mm)となっている。かかる銅箔は、その両面を接続電極として使用するダイボンドパッド5およびワイヤボンドパッド6として用いられる。ダイボンドパッド5の上面には個別半導体素子8が固定され、ワイヤボンドパッド6の上面にはAuワイヤが接続される。一方、ダイボンドパッド5およびワイヤボンドパッド6の裏面は、半導体装置100をマザーボードに接続する外部接続端子となる。

【0019】図3は、実施の形態1にかかる半導体装置100をマザーボード10上に搭載した断面図である。図3において、片面配線基板1のダイボンドパッド5の表面に個別半導体素子8が裏面電極を介して固定され、個別半導体素子8の表面電極部と片面実装基板1のワイヤボンドパッド6がAuワイヤ9で夫々接続されている。また、個別半導体素子8とAuワイヤ9を保護するために、片面実装基板1の上面にエポキシ系の封止樹脂2が形成されている。この半導体装置100のダイボンドパッド5およびワイヤボンドパッド6の裏面は、マザーボード10上の接続電極と半田材11により接続されている。このような半導体装置100では、熱伝導率が高い銅箔等からなるダイボンドパッド5およびワイヤボンドパッド6を介して、個別半導体素子8が直接マザーボード10に接続されるため、個別半導体素子8の放熱特性が向上する。また、個別半導体素子8の裏面電極とダイボンドパッド5が直接接続される一方、個別半導体素子8とワイヤボンドパッド6とはAuワイヤ9を介して接続され、かつ、かかるダイボンドパッド5とワイヤボンドパッド6が直接マザーボードに接続されているため、従来のように、個別半導体素子8がリードを介してマザーボード10と接続される場合に比べて、配線距離の短縮が可能となる。従って、個別半導体装置100を高周波帯域で使用した場合における損失を低減し、高周波特性の向上を図ることが可能となる。また、個別半導体装置100の裏面を直接外部接続端子として、直接マザーボード10上に接続できるため、リードを用いて

接続する場合やバンブ電極を用いて接続する場合に比べて実装面積を小さくでき、また、実装高さも低くすることができます。従って、個別半導体装置100が実装されたマザーボード10の小型化、薄型化を図ることが可能となる。

【0020】次に、本実施の形態にかかる個別半導体装置100の製造方法について、図4～13を用いて説明する。図4は、本実施の形態にかかる個別半導体装置100のアセンブリフローである。図5中、16はウエハ状の個別半導体素子を個々の個別半導体素子8に分割するダイシング工程、17は個々に分割された個別半導体素子8をマトリックス状に配列したダイボンドパッド上に搭載するダイボンド工程、18はダイボンドされた個別半導体素子8の電極部とワイヤボンドパッド6をAuワイヤ9で接続するワイヤボンド工程、19は個別半導体素子8とAuワイヤ9をエポキシ系樹脂2により樹脂封止する樹脂封止工程、20は半導体装置100上面の封止樹脂にマークを付するマーキング工程、21はシート状基板を個々の個別半導体装置10に分割する分割工程、22は個別半導体装置100の検査を行なう検査工程、23は検査に合格した半導体装置100を梱包するテーピング工程である。以上の8工程により、個別半導体装置100のアセンブリが行われる。

【0021】本実施の形態にかかる個別半導体装置100の製造方法においては、まず、図5に示すように、シート状の片面実装基板1を準備する。図中、12は、図2(a)に示す配線パターンをマトリックス状に配列したポリイミド等のシート状基板である。また、13はシート状基板12の位置決めに使用される2.0mmの貫通穴、14はシート状基板12の送り用のフィード穴、15はシート状基板を分割する時の切断ラインでありシート基板12上にメッキ形成されたものである。シート状基板12の外形は、例えば35×38×0.075t(mm)であり、ダイボンドパッド5およびワイヤボンドパッド6の組からなる、数100個の配線パターンが、切断ライン15の間隔(約0.1mm)を隔ててマトリックス状に配列されている。かかる配線パターンは、所定の位置に開口部を形成したポリイミドフィルム等のシート部材の裏面に銅箔等の導電性金属箔を夫々熱圧着し、フォトリソグラフィ技術を用いてかかる金属箔をエッチングして、開口部の裏面のみに金属箔を残すことにより形成される。

【0022】次に、図6に示すように、シート状基板12上のダイボンドパッド5上に、ウエハをダイシングして形成した個別半導体素子8をAuエポキシ樹脂24を用いてダイボンドすることにより固定する。本実施の形態では、個別半導体素子8が裏面電極を有するため、かかるダイボンド工程により、裏面電極とダイボンドパッド5が電気的に接続される。尚、かかる実施の形態にかかる製造方法は、裏面電極を有しない個別半導体素子に

も同様に適用することが可能である。このようにして、マトリックス状に配列された配線パターンの全てのダイボンドパッド5上に個別半導体素子8を固定する。従来のリードフレームを用いる構造では、個別半導体素子8の固定を1個ずつ行うことが必要であったが、本実施の形態では一括してダイボンドを行なうことが可能となり製造工程の削減が可能となる。

【0023】次に、図7に示すように、個別半導体素子8の表面上の電極とシート状基板12上のワイヤボンドパッド6とをAuワイヤ9を用いて電気的に接続する。

【0024】次に、図8に示すように、シート状基板12の実装面の樹脂封止を行う。樹脂封止工程は、エポキシ系封止樹脂を加熱、加圧しながら溶融させ、かかる溶融した封止樹脂を、シート状基板12上の所定の位置に配置した金型キャビティに注入することにより行う。図中、25は、個別半導体装置100の電極方向を示すために封止樹脂2上に形成された穴部である。従来のリードフレームを用いた製造方法では、各半導体装置100毎に独立した金型キャビティを用いて封止樹脂2を形成していたが、本実施の形態では、シート状基板12上にマトリックス状に配列した、数100個の半導体装置の封止樹脂2を、一つの金型キャビティを用いて一体として形成する。このため、従来方法よりも、樹脂封止工程における製造タクトの向上、および封止樹脂の作製効率を向上させることができる。

【0025】ここで、図8では、個別半導体装置の電極方向を示す手段として封止樹脂2に穴部24を形成したが、図9(a) (b)に示すように、各個別半導体装置の一方の封止樹脂厚を薄くする手段(このような形状の金型キャビティの使用)を用いることもできる。かかる構造では、封止樹脂厚の薄い部分を、後述する個別半導体装置100の間の切断部分として用いることができ、切断が容易になるとともに、バルクタイプフィーダーを使用する場合の電極方向の確認、整列を可能とする。

【0026】次に、図10に示すように、シート状基板12上に形成された封止樹脂2の上面に、レーザーマーカー等のマーキング装置を用いて所定の文字26をマーキングする。図10では、各個別半導体装置の「LF」からなる文字のマーキングを行っている。

【0027】次に、図11(a) (b)に示すように、シート状基板12は、ダイシング装置を用いて個々の個別半導体装置100に分割するために、封止樹脂2側を下にして粘着テープ28を用いてフレーム治具27に固定する。図11において、(a)はフレーム治具に固定した状態での上面図、(b)はB-B'における断面図とする。

【0028】次に、図12に示すように、フレーム治具27に粘着テープ28により固定されたシート状基板12は、所定の切断ライン15に沿ってダイシング装置により裏面側(シート状基板12側)より切断され、各個

別半導体装置100が形成される。このように、本実施の形態にかかる製造方法では、金型キャビティの形状により半導体装置の外観形状が決まらず切断工程により外観形状が決まるため、外観形状の異なる他の機種と金型を共通化することができる。このため、機種毎に金型を作製する必要がなく、製造コストの削減が可能となる。また、機種切り替え時の金型変更作業が不要となり、製造効率の向上を図ることも可能となる。切断された各個別半導体装置100は、粘着テープ28に貼り付けたままで検査工程に付される。検査工程は、各エリア毎に個別半導体装置のダイボンドパッド5およびワイヤボンドパッド6の裏面からなる外部接続端子上にコンタクトピン等の接続端子を圧着して、各エリア毎に一括して行なわれる。このため、各半導体装置毎に検査する場合に比べて検査時間、労力の削減が可能となる。

【0029】最後に、図13に示すように、検査により良品と判定された個別半導体装置のみを上記粘着テープ28からはずし、キャリアテープに梱包する。図中、29は、半導体装置を梱包するキャリアテープである。従来のようなリードを備えた半導体装置では、封止樹脂より突出したアウターリード部が外力に弱いこと、封止樹脂が厚いため半導体装置の高さが厚くなること等の理由から、紙製のキャリアテープの使用ができず、高価なポリ塩化ビニル、ポリスチレン等のプラスチック製エンボステープを使用しなければならなかった。これに対して本発明にかかる個別半導体装置はリードレス構造であるため、リードの曲がりや折れ等の発生がなく、また、半導体素子自体も薄型であるため、安価な紙製のキャリアテープの使用が可能となる。このため、プラスチック製品の使用量の削減、ひいては地球資源の節減や環境問題の発生防止にも有効となる。

【0030】実施の形態2. 本発明の実施の形態2について、図面を参照しながら説明する。図14は、実施の形態2にかかる個別半導体装置101の斜視図であり、銅基板30と封止樹脂2により構成される。図15は、実施の形態2にかかる個別半導体装置101の上面からの透視図(封止樹脂2を除去した状態)である。個別半導体装置101の外形は、1.6×2.1×0.65t(mm)となり、銅基板の厚みは0.1mmである。図16は、図14のC-C'における断面図である。実施の形態1と同様に、銅からなるダイボンドパッド5上に個別半導体素子8が搭載され、個別半導体素子8の電極部とワイヤボンドパッド6がAuワイヤ9により夫々接続されている。また、個別半導体素子8とAuワイヤ9を保護するために、エポキシ系の封止樹脂2により、実装面が樹脂封止されている。

【0031】かかる個別半導体装置101は、ダイボンドパッド5およびワイヤボンドパッド6の裏面からなる外部接続端子をマザーボード10上の接続電極に半田11にて接続することにより、マザーボード10に実装さ

れる。かかる個別半導体装置101では、個別半導体素子8が熱伝導率が高い銅板からなるワイヤボンドパッド6を介して直接マザーボード10に接続されるため、放熱効率の向上が可能となる。また、個別半導体素子8からワイヤボンドパッド6までの配線もAuワイヤ9が有する配線長で接続されるため、配線距離の短縮が可能となり、個別半導体装置101を高周波領域で使用した場合の損失を最小限に抑えることができる。また、個別半導体装置101とマザーボード10との接続を、バンブではなく、ダイボンドパッド5およびワイヤボンドパッド6の裏面を外部接続端子として直接行うことにより個別半導体装置101の小型化、薄型化を図ることができる。

【0032】次に、本実施の形態にかかる個別半導体装置101の製造方法について、図17～20を参照しながら説明する。本実施の形態にかかる個別半導体装置101の製造方法では、まず、図17に示すように、中央に個別半導体装置8を実装するアセンブリエリア32が設けられた銅フレーム31が準備される。かかるアセンブリエリア32もしくは銅フレーム31には、チップ実装用にAgPd等のメッキが施されている。かかる銅フレーム31には、個別半導体装置8を固定、接続するための配線パターンは設けられていないため、個別半導体装置8の接続位置は、予め設定する必要がある。図中、33は、銅フレームの位置決めに使用される2.0mmの貫通穴、34は、銅フレーム31の熱変形を防止するために設けられたスリットである。また、35は、銅フレーム31を分割する時の切断ラインであり、銅フレーム31に切り込まれた溝である。銅フレーム31の寸法は、外形は47×47×0.1t(mm)であり、アセンブリエリア32は22×22(mm)である。尚、本実施の形態にかかるアセンブリフローは、図4に示した実施の形態1の場合と同様である。

【0033】次に、図18に示すように、銅フレーム31の所定の位置に、導電性接続材24を用いて、個別半導体素子8がマトリックス状にダイボンド接続される。個別半導体素子8の接続位置は、銅フレーム31に設けられた切断ライン35を個別半導体装置の外形に見立てて、図15に示すダイボンドパッド5となる位置である。実施の形態2においても、実施の形態1と同様に、所定のグループの個別半導体素子8を一括してダイボンドすることが可能となるため、製造タクトの削減を図ることができる。

【0034】次に、図19に示すように、銅フレーム31の所定の位置と、個別半導体素子8の電極部が電気的に接続されるようにAuワイヤ9でワイヤボンドを行う。ワイヤボンドは、個別半導体素子8のダイボンド接続位置から所定間隔を隔てた個別半導体素子8の両側の位置に行う。

【0035】続いて、実施の形態1と同様の方法によ

り、銅フレーム31の実表面を一体の封止樹脂で樹脂封止し、封止樹脂上の所定の位置にマーキングを行った後に、図20に示すように、銅フレーム31の切断工程を行う。マーキング工程が行われた銅フレーム31は、実施の形態1で使用されたフレーム治具27に設けられた粘着テープ28に、樹脂封正面を下にして固定され、銅フレーム31を切断して、ダイボンドパッド5、ワイヤボンドパッド6に分割する工程が行われる。かかる切断工程においては、実施の形態1では、ダイシング装置により、所定の切断ライン15に沿った切断のみが行われ、各個別半導体装置100の分割が行われたのに対し、本実施の形態では、銅フレーム31および封止樹脂を切断することにより個別半導体装置101の分割が行われるとともに、銅フレーム31のみを切断することによりダイボンドパッド5およびワイヤボンドパッド6の形成も行われる。図20中、36は、ダイシング装置を用いて個別半導体装置101に分割するために切断した切断部、37は、レーザーカット装置を用いて個別半導体装置101の銅フレーム31を切断し、ダイボンドパッド5とワイヤボンドパッド6との間を電気的に分離するために形成された切断部である。

【0036】最後に、実施の形態1と同様に、検査工程が行われ、粘着テープ28から良品と判定された個別半導体装置101のみが取り外され、キャリアテープに梱包される。

【0037】実施の形態3、図21(a)は、本実施の形態にかかる個別半導体装置103の斜視図であり、図21(b)は、(a)に示す個別半導体装置103の上面透視図である。本実施の形態にかかる個別半導体装置103では、1の個別半導体装置103が、2つの個別半導体素子8を搭載する構造となっている。即ち、実施の形態1では、図12に示す分割工程において、各構造半導体素子8の周囲を夫々切断することにより、各個別半導体装置100が、夫々1個の個別半導体素子8を搭載する構造としたが、本実施の形態では、図21(b)に示すように、2つの個別半導体素子8の周囲で切断することにより、1の個別半導体装置103が2つの個別半導体素子8を搭載する構造とすることができる。このように、本実施の形態では、分割工程における切断位置を変えるだけで、複数の個別半導体素子8を搭載した個別半導体装置103の作製を行うことができ、ユーザの要求に対応して、搭載された個別半導体素子8を容易に変更することができる。これより、かかる構造では、個別半導体装置103の実装面積および実装コストを更に低減することができる。尚、図21(b)に示すように、分割工程における切断位置を変えることにより、個別半導体素子8は、縦方向、横方向いずれに配置された構造でも容易に作製することができる。また、本実施の形態にかかる方法を用いることにより、3以上の個別半導体素子8が1の個別半導体装置103中に配置

される構造も容易に作製することが可能となる。

【0038】実施の形態4、図22は、本実施の形態4にかかる個別半導体装置104の斜視図である。また、図23(a)は、本実施の形態にかかる個別半導体装置104の上面透視図であり、図23(b)は、図22のD-D'における断面図である。本実施の形態にかかる個別半導体装置104においても、実施の形態3と同様に、1の個別半導体装置104が2つの個別半導体素子Sを搭載する構造となっている。本実施の形態にかかる個別半導体装置104の製造方法は、実施の形態2において、封止樹脂および銅フレーム31の切断位置36を変更することにより、容易に行うことができる。即ち、図20に示す実施の形態2の切断工程において、各個別半導体素子Sの周囲毎に封止樹脂の切断溝36を設けず、2の個別半導体素子Sを1組として封止樹脂を切断することにより作製する。このように、本実施の形態では、分割工程における封止樹脂の切断位置を変えるだけで、複数の個別半導体素子Sを搭載した個別半導体装置104の作製を行うことができ、ユーザの要求に対応して搭載された個別半導体素子Sを容易に変更することが可能となる。また、かかる構造では、個別半導体装置104の実装面積および実装コストを更に低減することができる。

【0039】図22(a)は、本実施の形態によりかかる個別半導体装置104'であって、搭載された2つの個別半導体素子8が、ワイヤボンドパッド6を共通として直列に接続された個別半導体装置104'の上面透視図であり、図22(b)は、その断面図である。かかる個別半導体装置104'は、上述の切断工程において、2つの個別半導体素子8の間にある銅フレーム31の切断を行わず、双方の個別半導体素子8に共通した一体のワイヤボンドパッド6として作製することができる。このように、本実施の形態では、分割工程における封止樹脂および金属板の切断位置を変え、また切断を行わない箇所を設けるだけで、複数の個別半導体素子Sが電気的に搭載された個別半導体装置104の作製を行うことができ、ユーザの要求に対応して、搭載された個別半導体素子Sを容易に変更することが可能となる。図24においてはワイヤボンドパッド6が共通して形成され、各個別半導体素子8が直列に接続された形態を示したが、ダイボンドパッド5およびワイヤボンドパッド6が共に共通になるように形成し、各個別半導体素子8を並列に接続することも可能である。更には、3以上の個別半導体素子Sを、直列または並列に接続した構造も、同様の方法を用いることにより作製することが可能となる。

【0040】

【発明の効果】以上の説明から明らかなように、本発明にかかる個別半導体装置によれば、従来のリードを用いて実装していた場合に比較して、実装面積を小さくすることができ、また、実装高さも小さくすることができる

ため、高密度実装が可能な個別半導体素子を提供することができる。

【0041】また、個別半導体素子の放熱効率を大幅に向上させることができるとなるため、パワーMOSデバイス等の発熱量の大きい個別半導体素子の使用も可能となる。

【0042】また、個別半導体素子とマザーボードとの接続距離が短縮でき、個別半導体装置を高周波帯域で用いる場合の高周波特性の向上も可能となる。

【0043】また、本発明にかかる製造方法を用いることにより、金型の変更を伴わずに各個別半導体装置の外形を変更することができるため、個別半導体装置の開発期間の短縮、開発費用の低減が可能となり、特に多品種少量生産が必要な個別半導体装置において、その効果が大となる。

【0044】また、リードフレームを用いる場合のように不要なリードフレームが発生せず、製造コストの低減を図ることも可能となる。

【0045】また、複数の個別半導体素子を搭載した個別半導体装置の作製を容易におこなうことが可能となる。

【0046】また、複数の半導体素子を直列、並列に接続して搭載した個別半導体装置の作製も可能となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1にかかる個別半導体装置の斜視図である。

【図2】 (a) 本発明の実施の形態1にかかる片面実装基板の上面図である。

(b) 図2(a)のA-A'における断面図である。

【図3】 本発明の実施の形態1にかかる個別半導体装置をマザーボードに搭載した場合の断面図である。

【図4】 本発明の実施の形態1にかかる個別半導体装置のアセンブリフローである。

【図5】 シート状の片面実装基板の上面図である。

【図6】 ダイボンド工程後の片面実装基板の上面図である。

【図7】 ワイヤボンド工程後の片面実装基板の上面図である。

【図8】 樹脂封止工程後の片面実装基板の上面図である。

【図9】 (a) 樹脂封止工程後の片面実装基板の上面図である。

(b) 樹脂封止工程後の片面実装基板の断面図である。

【図10】 マーキング工程後の片面実装基板の断面図である。

【図11】 (a) フレーム治具固定後の上面図である。

(b) 図11(a)のB-B'における断面図である。

【図12】 分割工程後の片面実装基板の上面図である。

【図13】 テーピング工程後の上面図である。

【図14】 本発明の実施の形態2にかかる個別半導体装置の斜視図である。

【図15】 本発明の実施の形態2にかかる個別半導体装置の上面透視図である。

【図16】 図14のC-C'における断面図である。

【図17】 銅フレームの上面図である。

【図18】 ダイボンド工程後の上面図である。

【図19】 ワイヤボンド工程後の上面図である。

【図20】 分割工程後の個別半導体装置の断面図である。

【図21】 (a) 本発明の実施の形態3にかかる個別半導体装置の斜視図である。

(b) 本発明の実施の形態3にかかる個別半導体装置の上面透視図である。

【図22】 本発明の実施の形態4にかかる個別半導体装置の斜視図である。

【図23】 (a) 本発明の実施の形態4にかかる個

別半導体装置の上面透視図である。

(b) 図22のD-D'における断面図である。

【図24】 (a) 発明の実施の形態4にかかる他の個別半導体装置の上面透視図である。

(b) 発明の実施の形態4にかかる他の個別半導体装置の断面図である。

【図25】 (a) 従来構造にかかる個別半導体装置の上面透視図である。

(b) 従来構造にかかる個別半導体装置の側面透視図である。

【図26】 (a) 従来構造にかかる個別半導体装置の製造に用いるリードフレームである。

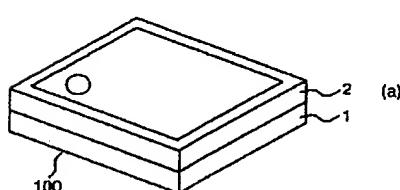
(b) リードフレームの部分拡大図である。

【図27】 従来構造にかかる個別半導体装置のアセンブリフローである。

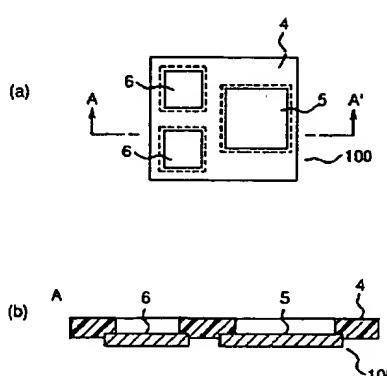
【符号の説明】

1 片面実装基板、2 封止樹脂、5 ダイボンドパッド、6 ワイヤボンドパッド、8 個別半導体素子、9 Auワイヤ、10 マザーボード、100 個別半導体装置。

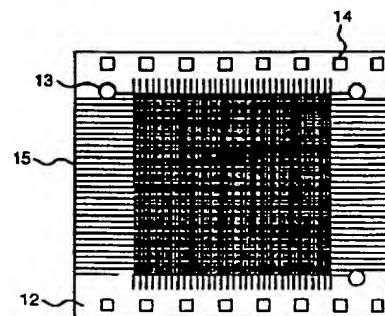
【図1】



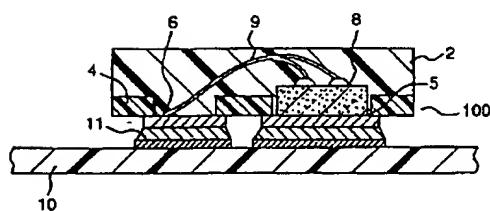
【図2】



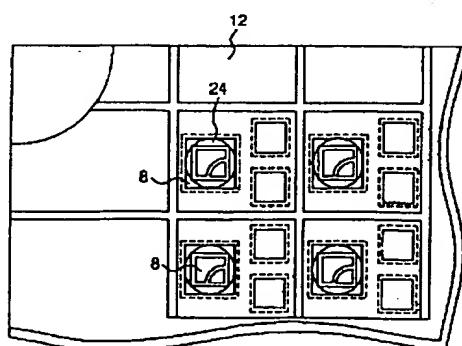
【図5】



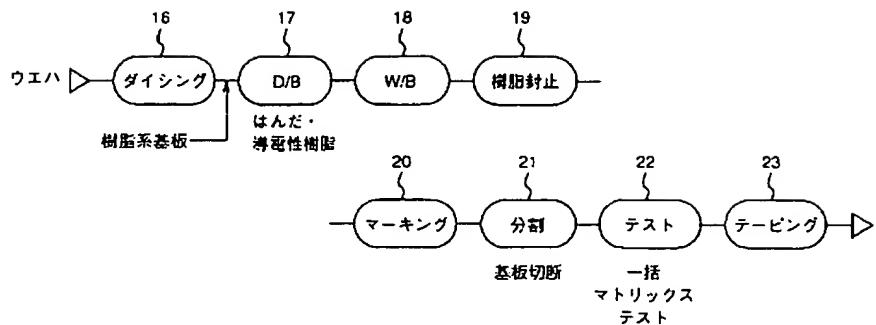
【図3】



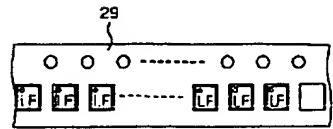
【図6】



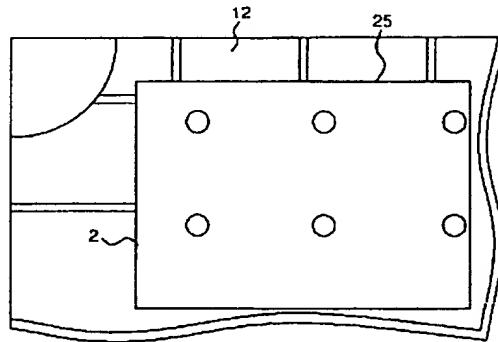
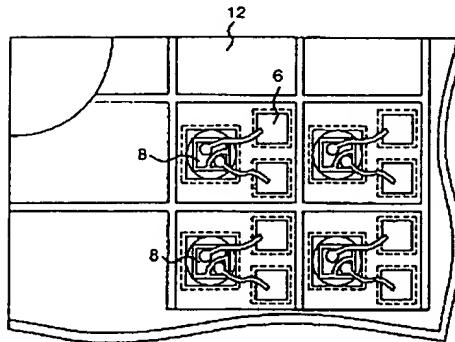
【図4】



【図13】



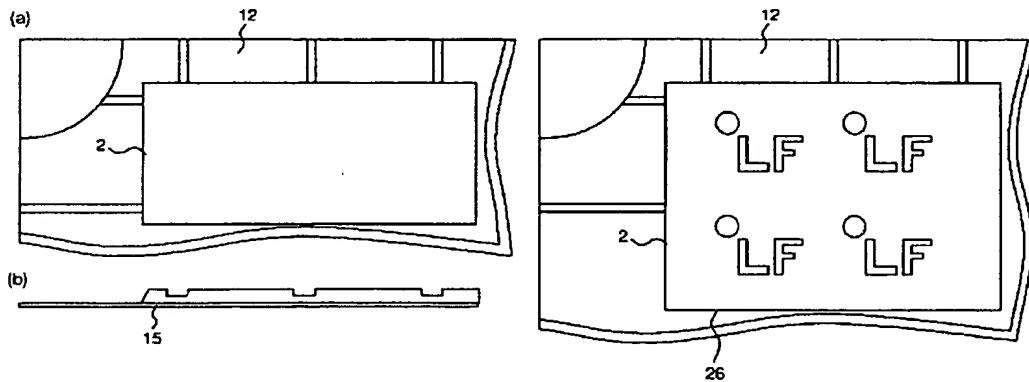
【図7】



【図8】

【図9】

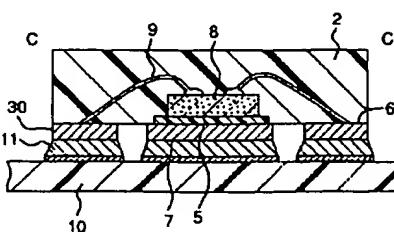
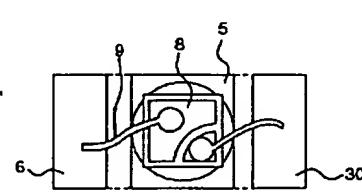
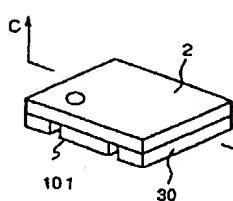
【図10】



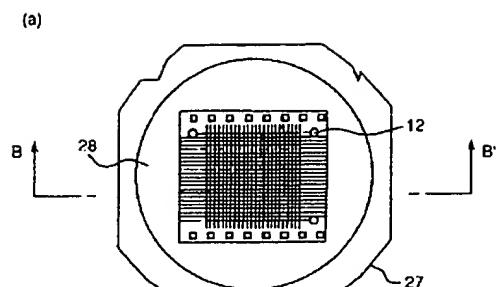
【図14】

【図15】

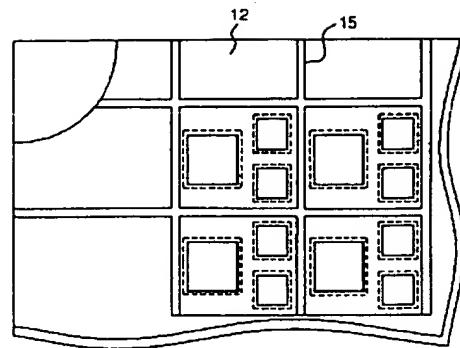
【図16】



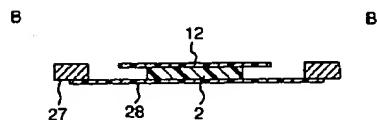
【図11】



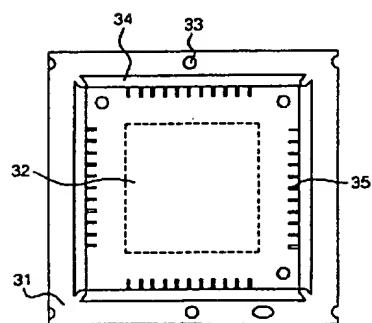
【図12】



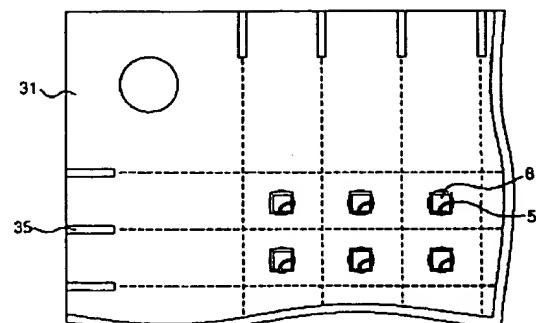
(b)



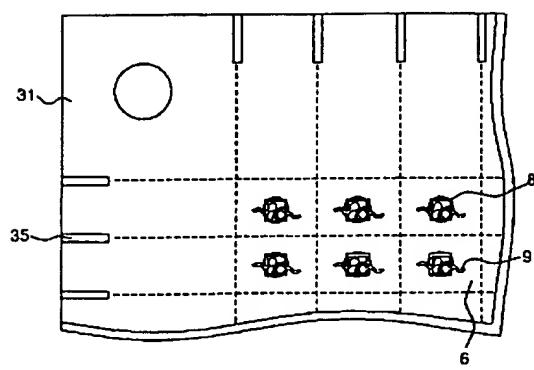
【図17】



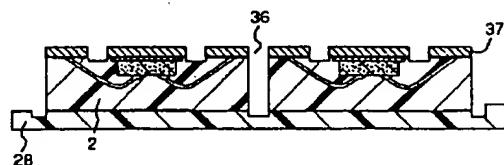
【図18】



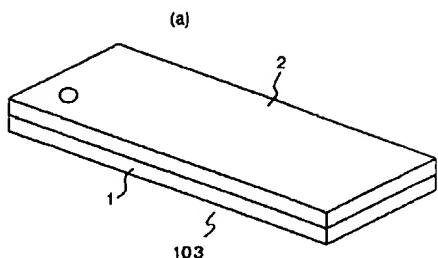
【図19】



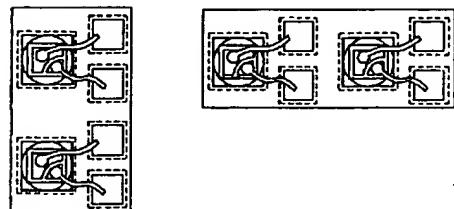
【図20】



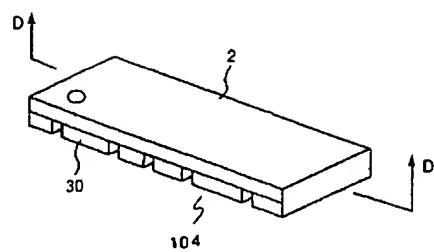
【図21】



(b)

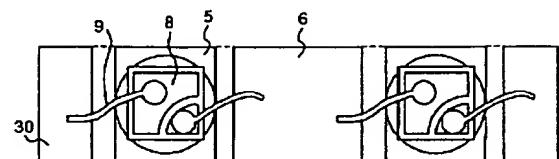


【図22】

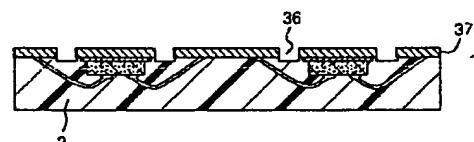


【図24】

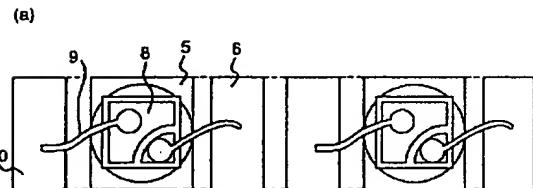
(a)



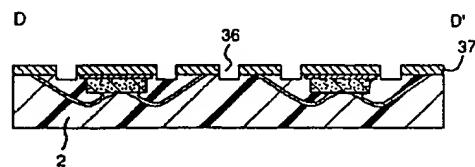
(b)



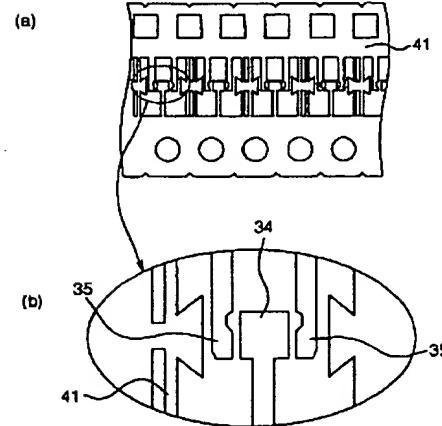
【図23】



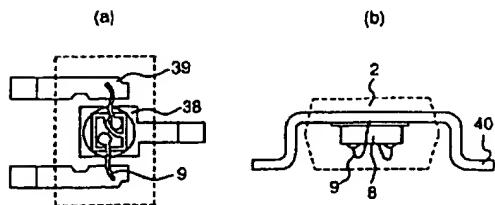
(b)



【図26】



【図25】



【図27】

